

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-256773

(43)Date of publication of application : 21.09.2001

(51)Int.Cl.

G11C 11/15

G11B 5/02

G11C 11/14

H01L 27/10

H01L 43/08

(21)Application number : 2000-065913

(71)Applicant : SHARP CORP

(22)Date of filing : 10.03.2000

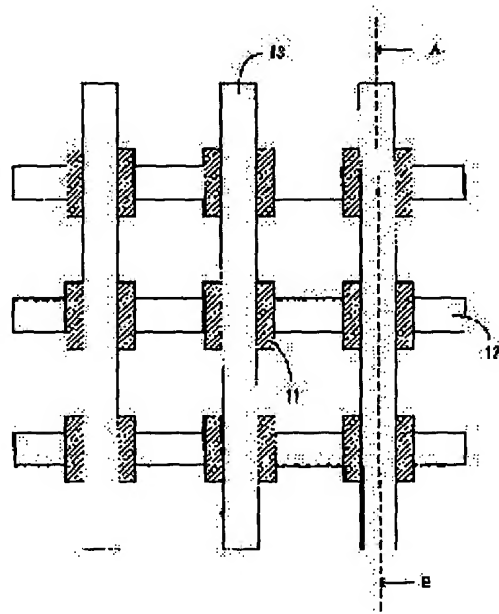
(72)Inventor : NAMIKATA RYOJI
MICHIJIMA MASASHI
HAYASHI HIDEKAZU

(54) ACCESS METHOD OF MAGNETIC MEMORY CELL, AND MAGNETIC MEMORY CELL

(57)Abstract:

PROBLEM TO BE SOLVED: To solve the problem that in magnetic memory using conventional magnetic tunnel junction(MTJ) elements, a ferro-magnetic layer forming a memory layer is magnetized in the direction of the surface inside, therefore, demagnetizing influence by the magnetic poles at both end parts increases with micronizing of the element and magnetization of the memory layer becomes unstable.

SOLUTION: A bit line 12 is arranged within a closed magnetic path of a magnetic memory cell 11 having a closed magnetic path structure, and a word line 13 is arranged to be orthogonal to the bit line 12 on the magnetic memory cell 11 via an insulating layer 26.



LEGAL STATUS

[Date of request for examination]

26.07.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-256773

(P2001-256773A)

(43) 公開日 平成13年9月21日(2001.9.21)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード*(参考)
G 1 1 C 11/15		G 1 1 C 11/15	5 D 0 9 1
G 1 1 B 5/02		G 1 1 B 5/02	R 5 F 0 8 3
G 1 1 C 11/14		G 1 1 C 11/14	C
H 0 1 L 27/10	4 5 1	H 0 1 L 27/10	4 5 1
43/08		43/08	Z
審査請求 未請求 請求項の数 3 O L (全 5 頁)			

(21) 出願番号 特願2000-65913(P2000-65913)

(22) 出願日 平成12年3月10日(2000.3.10)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 南方 量二

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72) 発明者 道嶋 正司

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(74) 代理人 100102277

弁理士 佐々木 晴康 (外2名)

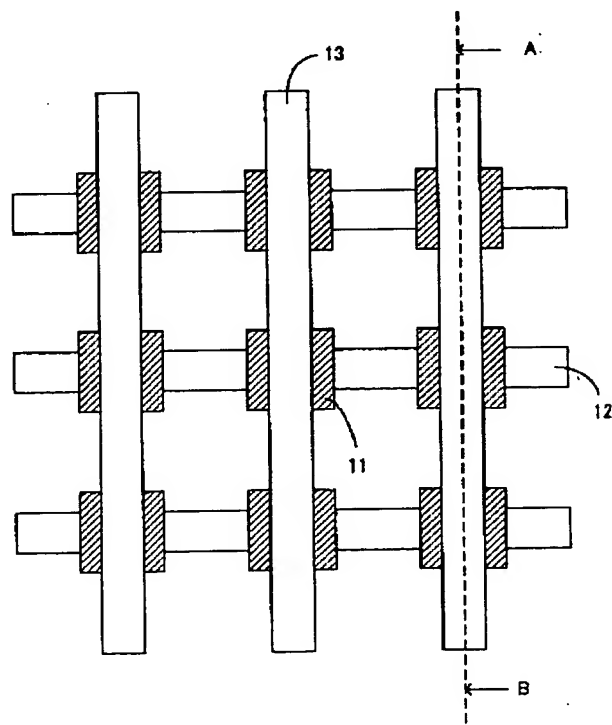
最終頁に続く

(54) 【発明の名称】 磁気メモリセルのアクセス方法及び磁気メモリセル

(57) 【要約】

【課題】 従来の磁気トンネル接合 (MTJ) 素子を用いた磁気メモリではメモリ層となる強磁性層の磁化が面内方向であるため、素子の微細化にともない両端部の磁極による反磁界の影響が大きくなり、メモリ層の磁化が不安定になる。

【解決手段】 閉磁路構造を有する磁気メモリセル 1 1 の閉磁路内にビット線 1 2 を設け、磁気メモリセル 1 1 上に絶縁層 2 6 を介してワード線 1 3 を直交配列する。



【特許請求の範囲】

【請求項 1】 磁気メモリセルの記憶を保持する磁性層上に閉磁路層を設け、該磁性層と該閉磁路層とが構成する閉磁路内に第一の電流線を配置し、該閉磁路外に第二の電流線を配置するとともに、該第一の電流線に該閉磁路層の磁化は反転するが該磁性層の磁化は反転しない電流を流し、該第二の電流線に単独では該磁性層の磁化は反転しないが該第一の電流線との合成磁界は該磁性層の磁化を反転する電流を流すことにより、該磁性層の磁化方向を変えることを特徴とする磁気メモリセルのアクセス方法。

【請求項 2】 請求項 1 記載のアクセス方法を用いる磁気メモリセルにおいて、前記磁気メモリセルは少なくとも第 1 磁性層、絶縁層、第 2 磁性層を順に積層した磁気トンネル接合素子からなり、且つ少なくとも該第 1 又は第 2 磁性層の該磁性層の該絶縁層積層側と異なる側に中央部を離間して前記閉磁路層を設け、第 1 磁性層及び閉磁路層又は第 2 磁性層及び閉磁路層により閉磁路が構成されていることを特徴とする磁気メモリセル。

【請求項 3】 請求項 1 記載のアクセス方法を用いる磁気メモリセルにおいて、前記磁気メモリセルは少なくとも第 1 磁性層、絶縁層、第 2 磁性層を順に積層した磁気トンネル接合素子からなり、且つ少なくとも該第 1 又は第 2 磁性層の該絶縁層積層側と異なる側に、金属層を介するとともに中央部を離間して前記閉磁路層を設け、第 1 磁性層及び閉磁路層又は第 2 磁性層及び閉磁路層により閉磁路が構成されていることを特徴とする磁気メモリセル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は磁気メモリセルのアクセス方法及び磁気メモリセルに関するものである。

【0002】

【従来の技術】近年、磁気トンネル接合 (MTJ) 素子は、従来の異方性磁気抵抗効果 (AMR) 素子や巨大磁気抵抗効果 (GMR) 素子に比べて大きな出力が得られることから、HDD 用再生ヘッドや磁気メモリへの応用が考えられている。

【0003】特に、磁気メモリにおいては、半導体メモリと同じく稼働部の無い固体メモリであり、電源が断たれても情報を失わない、繰り返し回数が無限回である、放射線が入射しても記録内容が消失する危険性がない等、半導体メモリと比較して有用である。

【0004】従来の MTJ 素子の構成例を図 4 に示す。なお、このような構造はたとえば特開平 9-106514 号公報に示されている。

【0005】図 4 の MTJ 素子は、反強磁性層 41、強磁性層 42、絶縁層 43、強磁性層 44 を積層したものである。強磁性層 42 及び強磁性層 44 の磁化はいずれも膜面内にあり、平行もしくは反平行となるように実効

的な一軸磁気異方性を有している。そして、強磁性層 42 の磁化は反強磁性層 41 との交換結合により実質的に一方向に固定され、強磁性層 44 の磁化の方向で記録を保持する。

【0006】反強磁性層 41 としては FeMn、NiMn、PtMn、IrMn 等の合金が用いられ、強磁性層 42 及び強磁性層 44 としては Fe、Co、Ni 或はこれらの合金が用いられる。また、絶縁層 43 としては各種の酸化物や窒化物が検討されているが、現在は Al₂O₃ 膜の場合に最も高い磁気抵抗 (MR) 比が得られることが知られている。

【0007】また、この他に、反強磁性層 41 を除いた構成で、強磁性層 42 と強磁性層 44 の保磁力差を利用した MTJ 素子の提案もなされている。

【0008】図 4 の構造の MTJ 素子をランダムアクセス可能な磁気メモリに用いた場合の概略図を図 5 に示す。トランジスタ 51 は読み出し時に MTJ 素子 52 を選択する役割を有している。“0”、“1”の情報は図 4 に示す MTJ 素子の強磁性層 44 の磁化方向によって記録されており、強磁性層 42 の磁化方向は固定されている。そして、強磁性層 42 と強磁性層 44 の磁化が平行の時は抵抗値が低く、反平行の時は抵抗値が高くなるという磁気抵抗効果を利用して情報を読み出す。一方、書込みは、ビット線 53 とワード線 54 が形成する合成磁界によって強磁性層 44 の磁化の向きを反転することで実現される。なお、55 はプレートラインである。

【0009】

【発明が解決しようとする課題】ところで、上記構造の MTJ 素子では強磁性層 42 及び強磁性層 44 の磁化が面内方向であるため、両端部には磁極が発生する。磁気メモリの高密度化を図るには MTJ 素子を微細化する必要があるが、素子の微細化にともない両端部の磁極による反磁界の影響が大きくなる。

【0010】強磁性層 42 については反強磁性層 41 と交換結合していることから、上記の反磁界の影響は少なく、また、米国特許 5841692 号公報に開示されているように、強磁性層 42 を反強磁性結合する二つの強磁性層で構成することにより、端部に発生する磁極を実質的にゼロにすることができる。

【0011】一方、メモリ層となる強磁性層 44 については同様の手法を取ることができないことから、パターンが微細化するに連れて端部磁極の影響により磁化が不安定となり、記録の保持が困難となってしまう。

【0012】そこで、メモリ層となる強磁性層 44 を閉磁路構造とすることで端部磁極の影響を低減することが考えられる。この時、ビット線とワード線を両方ともこの閉磁路内を通る構成とすれば、書込み時に効率よく強磁性層 44 の磁化を反転できる効果が得られるが、ビット線とワード線は MTJ 素子部で同じ方向に配線されるため、図 5 に示すような簡単な直交配列を取ることが困

難になる。閉磁路構造の例は特開平1 0-3 0 2 4 5 6 号公報等に見られるが、その時の最適な磁気メモリセルのアクセス方法については開示されていない。

【0 0 1 3】本発明は上記課題を解決するために、メモリ層となる強磁性層4 4に閉磁路構造を導入しても、磁気メモリのセル密度が低下しない磁気メモリセルのアクセス方法を提供することを目的とする。

【0 0 1 4】

【課題を解決するための手段】本発明の第1発明は、磁気メモリセルの記憶を保持する磁性層上に閉磁路層を設け、該磁性層と該閉磁路層とが構成する閉磁路内に第一の電流線を配置し、該閉磁路外に第二の電流線を配置するとともに、該第一の電流線に該閉磁路層の磁化は反転するが該磁性層の磁化は反転しない電流を流し、該二の電流線に単独では該磁性層の磁化は反転しないが該ビット線との合成磁界は該磁性層の磁化を反転する電流を流すことにより該磁性層の磁化方向を変えることを特徴とする。

【0 0 1 5】また、第2発明は、第1発明のアクセス方法を用いる磁気メモリセルにおいて、前記磁気メモリセルは少なくとも第1磁性層、絶縁層、第2磁性層を順に積層した磁気トンネル接合素子からなり、且つ少なくとも該第1又は第2磁性層の該磁性層の該絶縁層積層側と異なる側に中央部を離間して前記閉磁路層を設け、第1磁性層及び閉磁路層又は第2磁性層及び閉磁路層により閉磁路が構成されていることを特徴とする。

【0 0 1 6】更にまた、第3発明は、第1発明のアクセス方法を用いる磁気メモリセルにおいて、前記磁気メモリセルは少なくとも第1磁性層、絶縁層、第2磁性層を順に積層した磁気トンネル接合素子からなり、且つ少なくとも該第1又は第2磁性層の該絶縁層積層側と異なる側に、金属層を介するとともに中央部を離間して前記閉磁路層を設け、第1磁性層及び閉磁路層又は第2磁性層及び閉磁路層により閉磁路が構成されていることを特徴とする。

【0 0 1 7】

【発明の実施の形態】以下、図をもとに本発明の磁気メモリセルのアクセス方法及び磁気メモリセルについて詳細に説明する。

【0 0 1 8】本発明の実施例を図1に示す。磁気メモリセル1 1はビット線1 2とワード線1 3の交点に配置されている。磁気メモリセル1 1は図面の縦方向に閉磁路構造を有しており、磁化も同じ方向を向いている。図1のA B断面図を図2に示す。簡単化のために一個の磁気メモリセルのみを示している。

【0 0 1 9】図2に示すように、磁気メモリセル1 1は反強磁性層2 1、強磁性層2 2、絶縁層2 3、強磁性層2 4からなるMT J素子上に閉磁路層2 5が設けられている。そして、反強磁性層2 1と強磁性層2 2は交換結合している。また、強磁性層2 4と閉磁路層2 5は両端

部で接合し、中央部では離間している。この中央離間部にビット線1 2が設けられ、MT J素子と電気的に接続し、また、ワード線1 3は磁気メモリセル1 1上に絶縁層2 6を介して設けられている。

【0 0 2 0】従って、MT J素子の片側はビット線1 2と電気的に接続しており、もう一方は図示されていない選択トランジスタのコレクタに接続されている。また、ワード線はMT J素子とは電気的に絶縁されており、図示されていない選択トランジスタのゲートに接続されている。その結果、図5に示すランダムアクセスの可能なレイアウトが構成されている。

【0 0 2 1】磁気メモリセルの情報は強磁性層2 4の磁化方向で記憶される。一方、強磁性層2 2の磁化方向は反強磁性層2 1との交換結合で固定されている。従って、強磁性層2 2と強磁性層2 4の磁化方向が平行、反平行でMT J素子の抵抗が変化することを利用して、磁気メモリセルに記憶された情報即ち強磁性層の磁化方向を検出する。

【0 0 2 2】磁気メモリセルの情報の書換えはビット線1 2とワード線1 3に電流を流し、強磁性層2 4の磁化方向を変えることで実現される。この時、電流を流すビット線1 2とワード線1 3の交点にある磁気メモリセル1 1以外の磁気メモリセルの強磁性層1 2は磁化方向が変わらないことが必要である。これは、以下のようにして実現できる。

【0 0 2 3】強磁性層2 4は情報を保持でき、しかも記録電流で書換えが可能な程度の保磁力を有している。一方、閉磁路層2 5は、強磁性層2 4に比して保磁力が小さい材料で構成されている。磁気メモリセル1 1の情報を書換える場合には、閉磁路層2 5の磁化は反転するが、強磁性層2 4の磁化は反転しない大きさの電流をビット線1 2に流す。更に、ビット線1 2との合成磁界は強磁性層2 4の磁化を反転するが、単独では反転できない大きさの電流をワード線1 3に流す。この時、ビット線1 2上にある磁気メモリセル1 1以外のセルにはワード線1 3からの磁界は印加されないため、強磁性層2 4の磁化方向は変化しない。一方、ワード線1 3上にある磁気メモリセル1 1以外のセルにはビット線1 2からの磁界は印加されないため、強磁性層2 4の磁化方向は変化しない。

【0 0 2 4】上記のように、強磁性層2 4及び閉磁路層2 5の磁気特性と、ビット線1 2及びワード線1 3に流す電流の大きさを制御することにより、ビット線1 2とワード線1 3の交点にある磁気メモリセル1 1の磁化方向のみを変えることができる。

【0 0 2 5】本実施例によれば、ビット線1 2は強磁性層2 4と閉磁路層2 5とで構成する閉磁路構造内に有ることから、十分低い電流で閉磁路層2 5の磁化を反転させることができ、強磁性層2 4に有効に磁界を印可することができる。一方、ワード線1 3もまた絶縁層を介し

5

て閉磁路層 2 5 に近接して設けられているので、閉磁路層 2 5 を通じて強磁性層 2 4 に有効に磁界を印可することができる。従って、図 4 に示す従来の構造に比して、十分に低い電流で磁気メモリセル 1 1 の磁化方向を変えることができる。従って、閉磁路層 2 5 を高透磁率材料で構成すれば記録電流の低減化に有効である。

【0 0 2 6】図 1 に示す磁気メモリセル 1 1 の他の構成例を図 3 に示す。図 2 との相違は強磁性層 2 4 と閉磁路層 2 5 が金属層 2 7 を介して接合していることである。この金属層 2 7 の膜厚は、強磁性層 2 4 と閉磁路層 2 5 とが反強磁性結合するように設定されている。従って、磁気メモリセル 1 1 の情報の書換えが上記と同様に行われた際、磁気メモリセル 1 1 以外の書換えが行われなかったセルにおいて、強磁性層 2 4 と閉磁路層 2 5 の磁化は、金属層 2 7 を介した反強磁性結合により、確実に閉磁路を構成するようになる。

【0 0 2 7】上記の実施例においては、閉磁路構造を有する磁気メモリセルとして、MT J 素子を用いた二つの例を示したが、その他の閉磁路構造を有する磁気メモリセルを用いることも可能である。また、上記の実施例においては、ワード線はビット線の上に設けられていたが、MT J 素子の下に設けることも可能である。また、ビット線を MT J 素子から絶縁する、或いは、ビット線とワード線を入れ替える、或いは、記録用と読み出し用にビット線もしくはワード線を別個に設ける等も可能であり、本発明はビット線とワード線及び閉磁路構造について上記の実施例に制限されるものでないことは明らかである。

【0 0 2 8】

【発明の効果】以上のように、本発明の磁気メモリセルのアクセス方法によれば、強磁性層及び閉磁路層の磁気特性と、ビット線及びワード線に流す電流の大きさを制

6

御することにより、単一の磁気メモリセルのみをアクセスできるとともに記録電流を低減することができる。また、磁気メモリセルの端部磁極の影響を低減できることから、パターンが微細化されても安定した磁化状態を保持することができるとともに、より高い集積度の磁気メモリを実現することができる。また、メモリ層となる強磁性層が閉磁路構造を取ることから、外部漏洩磁界に対して安定となる。更にまた、本発明により磁気メモリの消費電力を低減することができる。

【図面の簡単な説明】

【図 1】本発明の実施例を示す図である。

【図 2】本発明の実施例にある磁気メモリセルの断面図である。

【図 3】本発明の実施例にある磁気メモリセルの他の断面図である。

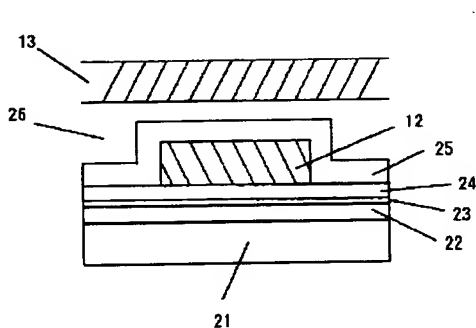
【図 4】従来の MT J 素子の構成を示す図である。

【図 5】従来の磁気メモリの概略図である。

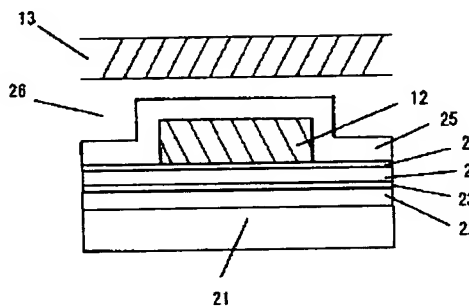
【符号の説明】

- 1 1 磁気メモリセル
- 1 2 ビット線
- 1 3 ワード線
- 2 1、4 1 反強磁性層
- 2 2、2 4、4 2、4 4 強磁性層
- 2 3、4 3 絶縁層
- 2 5 閉磁路層
- 2 6 絶縁層
- 2 7 金属層
- 5 1 トランジスタ
- 5 2 MT J 素子
- 5 3 ビット線
- 5 4 ワード線
- 5 5 プレートライン

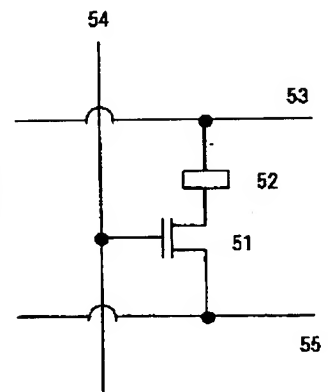
【図 2】



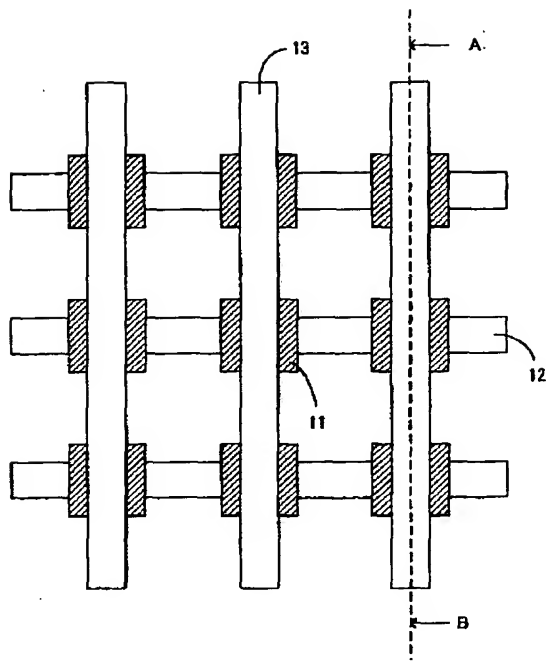
【図 3】



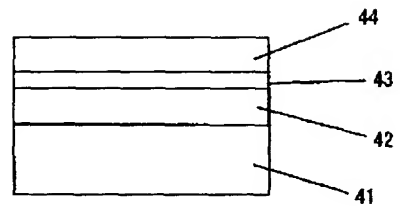
【図 5】



【図1】



【図4】



フロントページの続き

(72)発明者 林 秀和
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

Fターム(参考) 5D091 CC05 CC26 HH20
5F083 FZ10 GA11 KA01 KA05